

# 고출력 전력증폭기의 메모리 효과를 최소화하기 위한 바이어스 회로 최적화

김장현, 차정현, 우영운, 이재혁, 김범만  
포항공과대학교 전자 전기 공학부  
전화 : (054) 279-5584 / 팩스 : (054) 279-2903

## Bias Circuit Optimization for Minimizing the Memory Effect of High Power Amplifier

Jangheon Kim, Jeonghyeon Cha, Youngyun Woo, Jaehyok Yi, Bumman Kim  
Department of Electronic and Electrical Engineering  
Pohang University of Science and Technology  
E-mail : rage3k@postech.ac.kr

### Abstract

In the linearization technique of analog or digital predistortion for the power amplifier of base station, an asymmetrical ACLR (or IMD) characteristic of the amplifier is on hot issue. This paper describes the memory effect, which is the main cause of the characteristic, and bias circuits for minimizing it. The comparison result of WCDMA 2FA (tone spacing=10MHz) ACLR with an asymmetrical IMD characteristic has been provide for Motorola MRF5S21090L device with different bias circuits. Finally, the memory effect is minimized by optimizing these bias circuits.

### I. 서론

최근의 기지국용 전력증폭기에서는 고출력, 고선형성 및 고효율 특성과 더불어 수십 MHz의 대역폭을 커버하는 광대역 특성을 요구 있다. 그에 따라서 선형화 기법에서도 저효율이면서 가격이 비싼 feedforward를 지양하고, 가격이 낮고 고효율 특성을 가지는 아날로그 또는 디지털 전치왜곡 선형화기를 추구하고 있

다.

그러나 위와 같은 선형화 기법은 광대역 신호를 인가한 전력증폭기의 ACLR(adjacent channel leakage ratio) 또는 IMD(폰변조 왜곡 신호 정도)가 비대칭적으로 발생하여, 선형화기를 통한 왜곡 신호의 개선 정도가 낮다는 문제점을 가지고 있다.

ACLR 또는 IMD의 비대칭성은 톤 간격마다 다르게 나타나며, 그림 1 에서 볼 수 있듯이 비선형성에 의해 나타나는 성분뿐만 아니라 주 신호와  $f_2-f_1$ 이 상호작용을 하여 나타난 성분이 더해져 비대칭성을 이루게 된다.

비 선형성에 의해 나타난  $f_2-f_1$ 의 전류 성분은 바이어스 회로의 임피던스에 의해  $f_2-f_1$ 의 전압이 생겨나고, 이 전압은 바이어스 회로에 의해 반사되어 다시 돌아오게 된다. 이때 주 신호 성분과  $f_2-f_1$ 의 성분은 서로간의 주파수 차이가 많이 나기 때문에 이전 성분에서 발생된  $f_2-f_1$ 에 의해 현 신호가 영향을 받게 되어 출력에 나타나는 메모리 효과가 발생한다.

본 논문에서는 메모리 효과를 해결하고자 문헌에서 알려진  $f_2-f_1$ 의 성분의 주입, 필터링 및 임피던스 최적화 중에서 다른 부가적인 회로가 쓰이지 않고 메모리 효과를 줄일 수 있는 방법인  $f_2-f_1$ 의 성분의 임피던스를 최적화하여 메모리 효과를 얼마나 줄일 수 있는지 검증하였다[1].

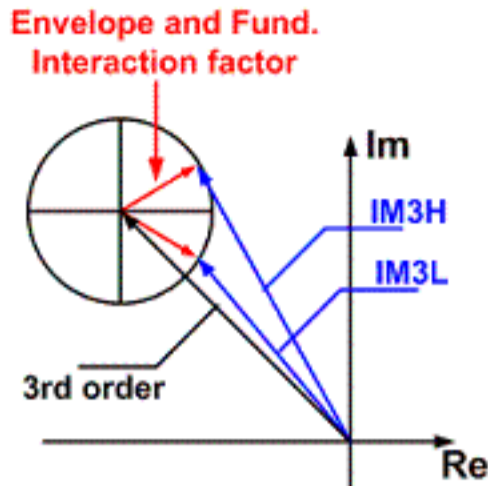


그림 1  $f_2-f_1$ 의 영향에 따른 IMB의 비대칭적 특성

## II. 바이어스 회로

메모리 효과를 줄이기 위해 바이어스 라인에서 목표로 해야 되는 설계 요소는  $f_2-f_1$ 의 주파수 성분에 대한 전압을 거의 short에 가깝게 하여  $f_2-f_1$ 의 성분이 나타나지 않게 하여야 한다. 또한  $\lambda/4$  바이어스 라인을 이용할 경우 주 신호 성분과 2<sup>nd</sup> 하모닉 성분에 대해서는  $\lambda/4$  바이어스 라인 특징인 open과 short이 되도록 해야 한다. 하지만 실제 고출력 전력증폭기의 출력 임피던스는 매우 작아서 상대적으로 바이어스 회로에서 short을 잡기가 매우 어렵다. 따라서 메모리 효과를 완전히 제거할 수는 없으며, 최대한 줄여서 선형화 기법에 적당하도록 전력증폭기를 설계해야만 한다.

그림 2에서는 RF35기판( $\epsilon_r=3.5$ ,  $h=0.5$  mm)으로 제작된 바이어스 회로를 실험1~3으로 나누어  $f_2-f_1$ 의 영향과 주 신호 성분 및 2<sup>nd</sup> 하모닉 성분에 대한 특성을 살펴보았다.

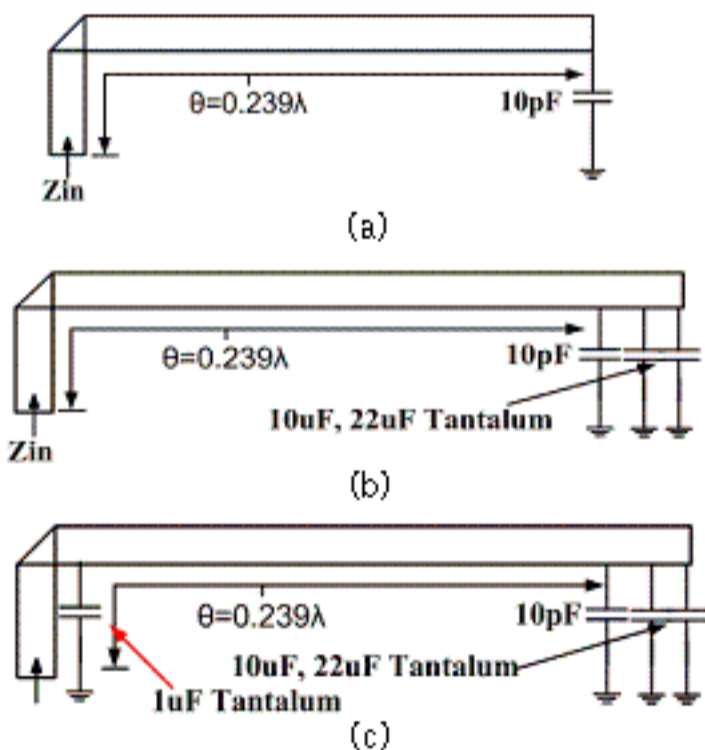
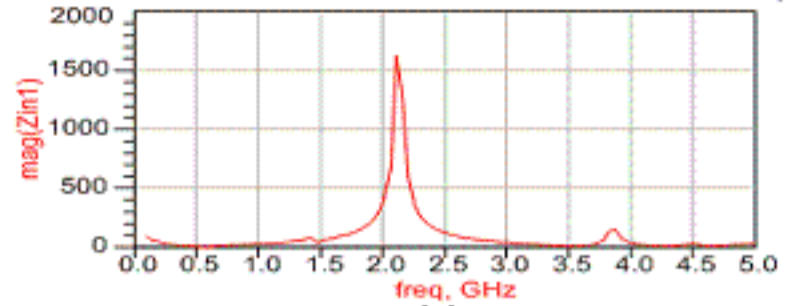
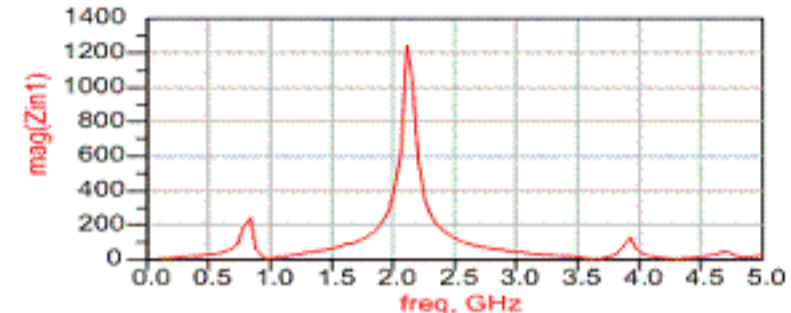


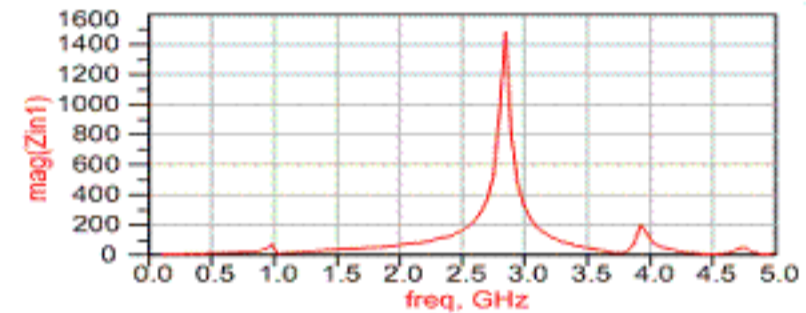
그림 2 바이어스 회로 (a)실험1 (b)실험2 (c)실험3



(a)



(b)



(c)

그림 3 입력 임피던스의 주파수 특성 (a)실험1 (b)실험2 (c)실험3

그림 3은 vector network analyzer를 통해 바이어스 라인의 산란 계수를 측정(NA의 측정범위는 낮은 주파수에서는 측정에 제한이 있기 때문에 100MHz~5GHz 측정)한 후 ADS simulator를 통해 입력 임피던스를 계산한 결과이다. 2.14GHz의 주성분에 대해서  $\lambda/4$  끝에서 short을 잡기 위하여 10pF cap.를 사용하였고, 실제로 정확히 2.14GHz에서 입력 임피던스가 open을 보기 위하여  $\lambda/4$  바이어스 라인의 길이를 simulator에서 계산되어진  $\lambda/4$  바이어스 라인보다  $\epsilon=0.011\lambda$  줄인 회로들이다.

그림 3(a)에서 나타난 결과에서  $Z_{in}$ 이 증가하고 있어서 1MHz~20MHz의  $f_2-f_1$ 의 임피던스는 상당히 큰 값을 가짐을 추측할 수 있다. 그러나 그림 3(b)에서는 RF short cap.옆에 10uF와 22uF의 큰 tantalum cap.를 달아서  $f_2-f_1$ 의 임피던스를 많은 부분 줄였음을 알 수 있다. 그림 3(c)는  $f_2-f_1$ 의 임피던스를 더욱 감소시키기 위해  $\lambda/4$  바이어스 라인 안에 1uF의 큰 tantalum cap.를 달아서  $f_2-f_1$ 의 임피던스가 줄어드는 경향을 확인 할 수 있다. 그러나 주 신호 성분과 2<sup>nd</sup> 하모닉 성분을 들어서 RF 회로에 영향을 끼치게 된다.

따라서 메모리 효과를 줄이기 위하여 큰 tantalum cap.이 필요하며, 메모리 효과가 심각한 증폭기에 대해서는  $\lambda/4$  바이어스 라인 안에 적절히 cap.을 가지고 바이어스 라인을 설계하면 메모리 효과를 줄일 수 있다는 사실을 알 수 있다.

하지만 실제 바이어스 라인은 device에 물여서 측정이 불가능하며, device의 출력 임피던스가 낮기 때문에 앞서 살펴본 결과들의 영향이 많이 줄어들거나 다를 수 있다는 사실과 메모리 효과를 줄이기 위하여 바이어스 라인을 조정함에 있어서 증폭기의 성능인 P1dB와 선형성 그리고 효율이 나빠진다면 그만큼 증폭기의 성능을 못 내는 것이기 때문에 trade off가 필요하다는 사실을 간과해서는 안된다.

### III. 측정 결과 및 분석

MRF5S21090L(90 watt PEP) LDMOS의 RF 특성을 측정하기 위하여 일반적으로 사용하는 class AB(850mA) 증폭기 회로를 형성하였다. 게이트 쪽의 바이어스는 일반적으로 사용되는 바이어스 형태인 그림 2(b)를 사용하였으며 더 이상의 최적화는 필요하지 않았다.

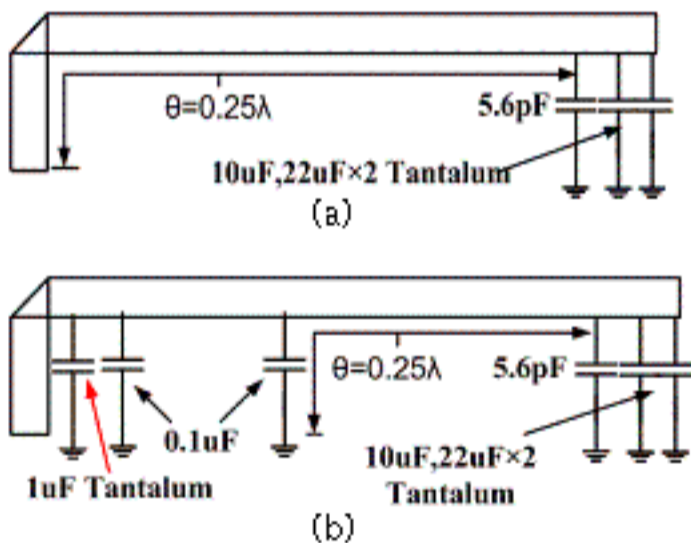
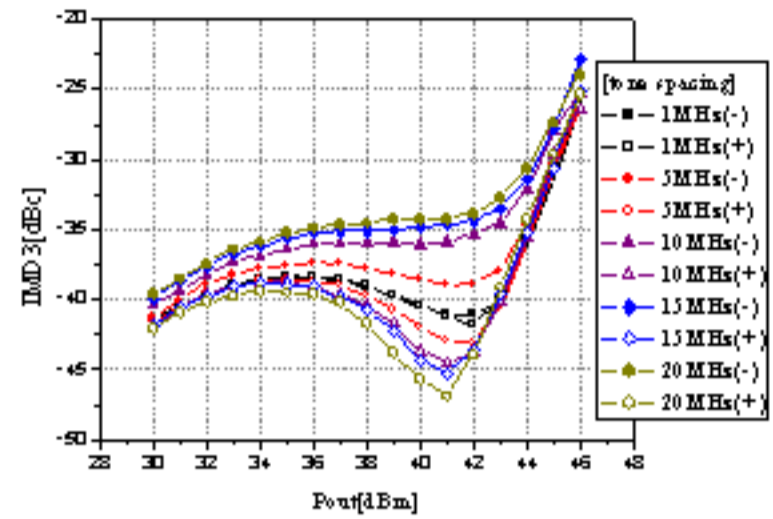


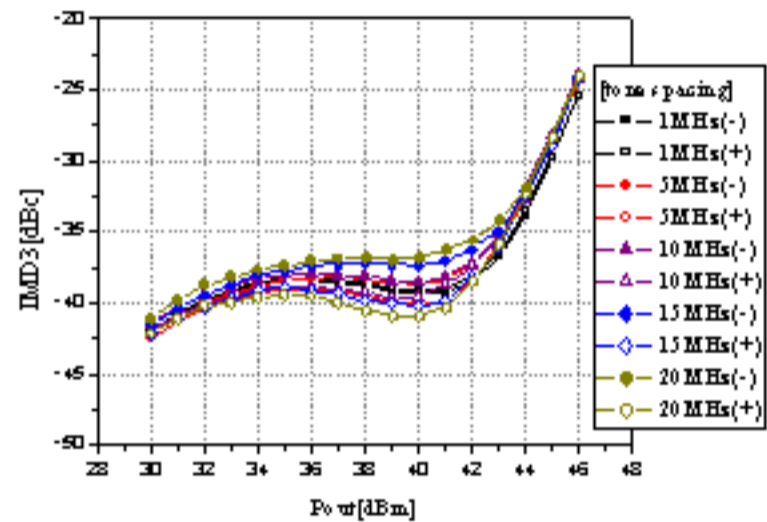
그림 4 드레인 바이어스 회로 (a)일반적인 회로 (b) 최적화된 회로

드레인 바이어스 회로는 두 가지 경우의 회로를 비교하였는데, 그림 4(a)는  $Z_0=40.1\Omega$ ,  $\theta=0.25\lambda$  그리고 RF short cap.을 5.6pF(전력 증폭기를 구성하고 RF short cap.을 적절히 변화 시켜 가면서 전력 증폭기에 유리한 값으로 최적화하여 구성한 cap.값)로 구성된 일반적인 전력증폭기의 바이어스 회로이다. 전 파워 레벨에 대하여 IMD3 좌(-)/우(+)의 크기가 서로 다르며, 20MHz의 톤 간격일 때 출력 전력 41dBm에서 IMD의 비대칭성이 13dB로 제일 큰 값으로 나타났다(그림 5(a)). 그림 4(b)는 최적화된 드레인 바이어스 회로를

나타낸다. 출력 전력 41dBm에서 20MHz의 톤 간격일 때 4.5dB로 기존의 바이어스 회로보다 많이 개선된 성능을 보였다(그림 5(b)).



(a)

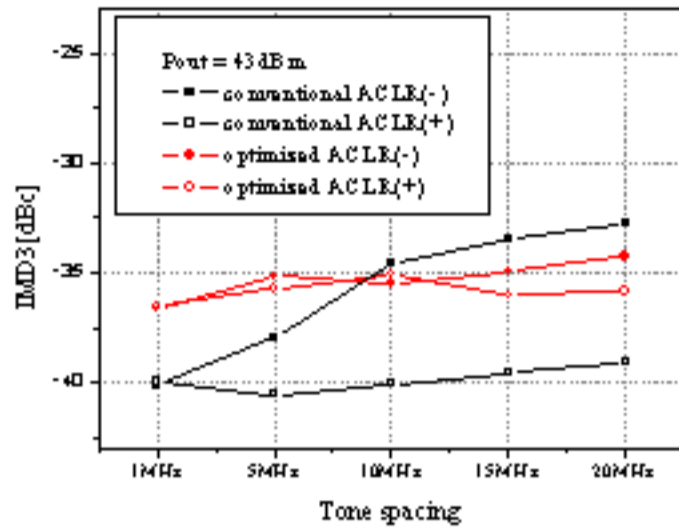


(b)

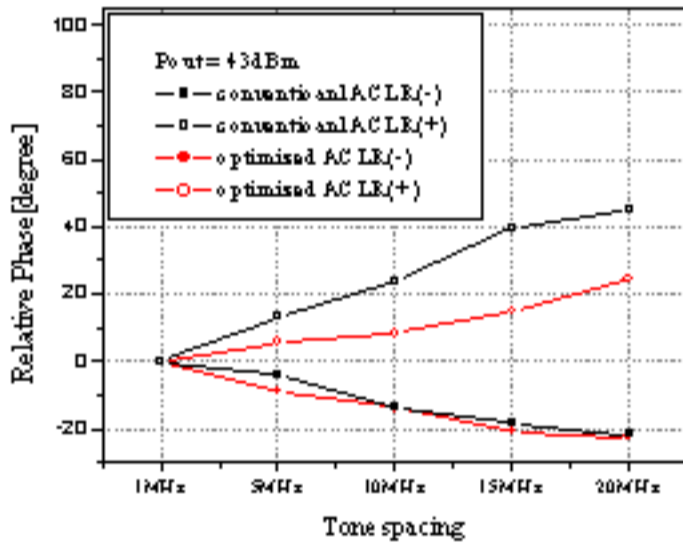
그림 5 전력 증폭기의 두 톤 테스트 특성 (a)일반적인 바이어스 회로 (b)최적화된 바이어스 회로

그림 6은 실제로 주 증폭기에서 쓰이는 출력 파워 레벨인 43dBm일 때 톤 간격을 변화 시켜가면서 두 톤 테스트를 한 결과이다. 그림 6(a)의 크기 특성은 1MHz에서는 메모리 효과가 거의 발생하지 않음을 확인할 수 있다. 일반적인 전력증폭기는 1MHz와 20MHz의 IMD3 특성이 6dB정도의 차이가 나는 심각한 메모리 효과가 발생함을 알 수 있었으며, 최적화된 바이어스 회로의 전력증폭기는 1MHz에서 20MHz의 IMD3 특성이 많아야 2dB차이가 나는 거의 직선 형태임을 알 수 있다. 또한 상대적인 위상특성은 1MHz에서는 위상이 거의 같지만, 톤 간격이 늘어나면서 위상 차이가 심하게 나타남을 알 수 있다. 이때 최적화된 바이어스 라인을 적용한 전력증폭기는 일반적인 전력 증폭기에 비해 20° 정도 개선을 보였다.

또한 그림 7에서 알 수 있듯이 WCDMA 2FA 테스트의 ACLR의 좌(-)/우(+) 특성이 5dB에서 1dB내로 들어오는 우수한 특성을 보인다.



(a)



(b)

그림 6 출력 전력 43dBm에서의 두 톤 테스트 특성 (a)크기 특성 (b)상대적인 위상 특성

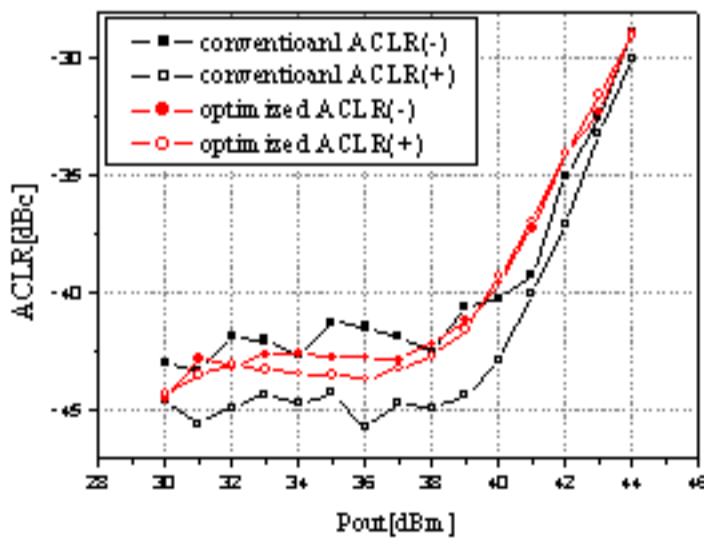


그림 7 WCDMA (tone spacing=10MHz) 테스트 특성

## VI. 결론

본 논문에서는 여러 종류의 바이어스 회로를 토대로 MRF5S21090L 소자를 사용한 기지국용 전력증폭기가 얼마나 메모리 효과를 많이 발생하고 있으며, 바이어스 회로를 최적으로 구성하여 어느 정도까지 메모리 효과를 줄일 수 있는지에 대하여 알아보았다.

두 톤 테스트 결과 최대 13dB의 IMD3의 비대칭성을 4.5dB로 줄였으며, WCDMA 2FA(톤 간격=10MHz) 실험 결과에서도 비대칭성이 1dB 내로 들어오는 결과를 얻었다. 이러한 사실을 바탕으로 다른 특별한 기법을 적용하지 않고도 전력증폭기 자체의 바이어스 라인을 최적으로 구성하여 메모리 효과를 감소시킬 수 있으며, 아날로그 또는 디지털 전치 왜곡 선형화기에 적용 가능한 고품력 전력증폭기를 제작할 수 있음을 보였다.

## 참고문헌

- [1] J. Vuolevi and T. Rahkonen, "Distortion in RF Power Amplifiers", Artech House Inc., Norwood, MA, 2003.
- [2] Jeonghyeon Cha, Jaehyok Yi, Jangheon Kim, and Bumman Kim, "Optimum Design of a Predistortion RF Power Amplifier for Multi-Carrier WCDMA Applications", *IEEE Trans Microwave Theory Tech*, Vol. 52, No. 2, 655 - 663, Feb. 2004.
- [3] A. Khanifar, N. Maslennikov, B. Vassilakis, "Bias circuit topologies for minimization of RF amplifier memory effects", *Microwave Conference, 33rd European*, Vol. 3, Oct. 2003, pp. 1349 - 1352.
- [4] J. Brinkhoff and A. E. Parker, "Effect of baseband impedance on FET intermodulation", *IEEE Trans Microwave Theory Tech*, Vol. 51, pp. 1045-1051, Mar. 2003.
- [5] S.C. Cripps, "RF Power Amplifiers for Wireless Communications", Artech House Inc., Norwood, MA, 1999.
- [6] N. Borges de Carvalho, J.C. Pedro, "A comprehensive explanation of distortion sideband asymmetries", *IEEE Trans. Microwave Theory Tech*, Vol. 50, No. 9, 2090 - 2101, Sept. 2002.